

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-320875

(P2001-320875A)

(43) 公開日 平成13年11月16日 (2001. 11. 16)

(51) Int.Cl.⁷

H 0 2 M 3/28

識別記号

3 3 0

A 6 1 B 6/03

H 0 5 G 1/54

F I

H 0 2 M 3/28

A 6 1 B 6/03

H 0 5 G 1/54

テーマコード(参考)

C 4 C 0 9 2

B 4 C 0 9 3

3 3 0 A 5 H 7 3 0

V

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願2000-136518(P2000-136518)

(22) 出願日 平成12年5月10日 (2000. 5. 10)

(71) 出願人 300019238

ジーイー・メディカル・システムズ・グロ
ーバル・テクノロジー・カンパニー・エル
エルシー

アメリカ合衆国・ウィスコンシン州・
53188・ワウケシャ・ノース・グランドヴ
ュー・ブルバード・ダブリュー・710・
3000

(74) 代理人 100097087

弁理士 ▲高▼須 宏

最終頁に続く

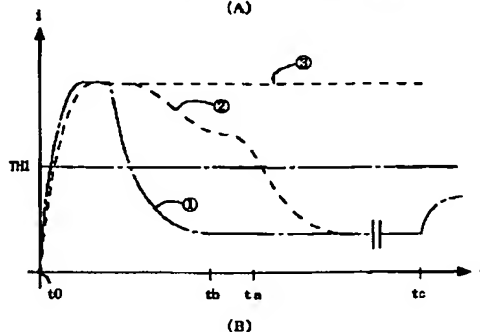
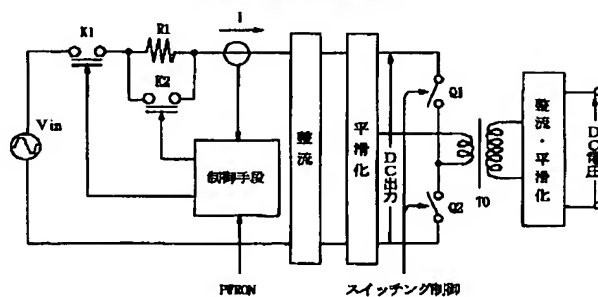
(54) 【発明の名称】 電源装置及び該装置を備えるX線CT装置

(57) 【要約】

【課題】 電源装置及び該装置を備えるX線CT装置に関し、電源投入時の異常を的確に検出して速やかに主電源回路を遮断可能な電源装置及び該装置を備えるX線CT装置の提供を課題とする。

【解決手段】 スイッチングレギュレータ方式の電源装置において、ACの主電源入力路を開閉する第1のスイッチ手段K1と、第1のスイッチ手段と直列に設けられ、電源投入時のAC突入電流を制限するための電流制限抵抗R1と、電流制限抵抗と並列に設けられ、主電源投入から第1の所定時間 t_a の経過後に閉成されて電流制限抵抗回路をバイパスする第2のスイッチ手段K2と、AC入力に係る電流値を検出すると共に、主電源投入から第2の所定時間 t_b の経過時における検出電流値が第1の所定閾値 $TH1$ を越えていることにより第1のスイッチ手段K1を開放する制御手段1とを備える。

本発明の原理を説明する図



【特許請求の範囲】

【請求項1】 AC入力を整流・平滑化して得られたDC出力を更にスイッチング制御して所要の安定化DC電圧を生成するスイッチングレギュレータ方式の電源装置において、

ACの主電源入力路を開閉する第1のスイッチ手段と、前記第1のスイッチ手段と直列に設けられ、電源投入時のAC突入電流を制限するための電流制限抵抗と、前記電流制限抵抗と並列に設けられ、主電源投入から第1の所定時間経過後に閉成されて前記電流制限抵抗回路をバイパスする第2のスイッチ手段と、

AC入力に係る電流値を検出すると共に、主電源投入から第2の所定時間の経過時における前記検出電流値が第1の所定閾値を越えていることにより第1のスイッチ手段を開放する制御手段とを備えることを特徴とする電源装置。

【請求項2】 制御手段は、電流制限抵抗に流れる電流値を検出すると共に、主電源投入から第1の所定時間の経過後における前記検出電流値が第2の所定閾値を越えていることにより第1のスイッチ手段を開放することを特徴とする請求項1に記載の電源装置。

【請求項3】 被検体を挟んで相対向するX線管及びX線検出器を備え、該X線検出器から収集した被検体の投影データに基づき該被検体のCT断層像を再構成するX線CT装置において、

X線管に高圧給電するための請求項1又は2に記載の電源装置と、

X線CT装置の電源ON/OFF操作を行うためのコンソールであって、前記電源装置から第1のスイッチ手段を開放制御した旨及び又はその原因となった異常検出信号を通知されて対応する表示を行う表示手段を備えることを特徴とするX線CT装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は電源装置及び該装置を備えるX線CT装置に関し、更に詳しくはAC入力を整流・平滑化して得られたDC出力を更にスイッチング制御して所要の安定化DC電圧を生成するスイッチングレギュレータ方式の電源装置及び該装置を備えるX線CT装置に関する。

【0002】 例えばX線CT装置ではX線管の回転陽極に安定化された高圧DCを加える必要があるが、電圧が高くかつ電流も大きい(60～130kV、20～数百mA)ため、変換効率の良いスイッチングレギュレータが用いられる。しかし、半導体スイッチング素子にスイッチング障害(短絡等)が発生すると、回路の他の素子に与える影響も少なくないため、速やかに主電源回路を遮断することが望まれる。

【0003】

【従来の技術】 図7は従来の電源装置(スイッチングレ

ギュレータ)を説明する図で、図において、Vinは入力AC電源、FU/CBはヒューズ又はサーキットブレーカ、K1は主電源スイッチ(リレー接点)、R1は電源投入時の突入電流を制限するための電流制限抵抗、K2は電源投入後の電流制限抵抗R1をバイパスするためのバイパススイッチ(リレー接点)、D0は全波整流等によるダイオードブリッジ、C0は平滑用コンデンサ(1次側タンクコンデンサ)、C1、C2は電圧分割用コンデンサ、Q1、Q2は絶縁ゲートバイポーラトランジスタ(IGBT: Insulated Gate Bipolar Transistor)等からなるスイッチング素子、T0は昇圧トランス、D1、D2は2次側の整流用ダイオード、L1はチョークコイル、C3は2次側の平滑用コンデンサ、45'は1次側の主電源投入シーケンスを制御する電源制御部、TMaはタイマ、RL1、RL2はリレーである。

【0004】 なお、図示しないが、他に出力のDC電圧を安定化制御するためのQ1、Q2のスイッチング制御回路が設けられる。また2次側のDC回路としては所要の高圧を得るための様々な高圧回路を用い得る。またスイッチング素子IGBTは、MOS-FETとバイポーラトランジスタとを1チップ上に複合した素子であり、制御電力が小さい、スイッチング速度が早い、取り扱う電圧・電流の動作レンジが広い、等の両素子の特徴を兼ね備えている。

【0005】 以下、係る構成による電源投入時の典型的な動作を説明する。挿入図(a)に電源投入時の電流i(但し、図はAC入力電流iの包絡線を示す)の遷移を示す。電源投入信号PWRON=1になると、リレーRL1がピックアップし、主電源スイッチK1が閉成する。この時点ではバイパススイッチK2が開放されているため、AC入力電流iは電流制限抵抗R1を介してダイオードブリッジD0で整流され、1次側コンデンサC0～C2を速やかにチャージする。このとき大きな突入電流iが流れようとするが、電流制限抵抗R1の存在によりそのピーク電流は $V_m/R1$ に制限され、こうして1次側回路のソフトスタートが行われる。

【0006】 また、この時点では通常2次側回路は無負荷(Q1、Q2が共にOFF)の状態にあり、よって1次側コンデンサC0～C2は迅速にチャージされ、これに伴いAC入力電流iは図の特性①に示す如く指数関数的に減少し、こうして電源投入後の所定時間taを経過するまでにはAC入力電流iは1次側回路におけるロス分を補う程度の十分に小さなレベルにまで減少している。

【0007】 そこで、電源投入後の所定時間taが経過した時点でタイマTMaがタイムアウトし、これによりリレーRL2がピックアップし、バイパススイッチK2が閉成するようになっている。その後は、Q1、Q2がスイッチング制御され、DC負荷に給電可能となるが、このと

き1次側回路に流れる電流 i は突入電流よりも小さい。

【0008】

【発明が解決しようとする課題】しかるに、上記電源回路が正常に動作する場合は良いが、スイッチング素子 Q_1 及び又は Q_2 における導通障害やそれらの制御回路に障害があると、電源投入時の Q_1 及び又は Q_2 に大きな電流が流れ、最悪の場合はこれらの素子が爆発音を伴って損傷していた。また、その際に流れた大きな電流が他の正常な回路素子にも損傷を与えると言う2次的障害を発生していた。

【0009】これを回避するために、通常はヒューズ FU 又はサーキットブレーカ CB が設けられるが、これらの素子 FU/CB は一般に電流遮断のための閾値設定が高く、かつ主電源回路を遮断するまでにある程度の時間を要するため、少なからず電源回路に損傷を与える。しかも、ヒューズ FU 又はブレーカ CB が飛んだ場合には、十分な原因究明もせずこれらの素子を再セットして電源を再投入する場合も少なくなく、これによって電源回路に更に損傷を与える可能性が高いものであった。

【0010】本発明は上記従来技術の問題点に鑑みなされたもので、その目的とする所は、電源投入時の異常を的確に検出して速やかに主電源回路を遮断可能な電源装置及び該装置を備えるX線CT装置を提供することにある。

【0011】

【課題を解決するための手段】上記の課題は例えば図1(A)の構成により解決される。即ち、本発明(1)の電源装置は、AC入力を整流・平滑化して得られたDC出力を更にスイッチング制御して所要の安定化DC電圧を生成するスイッチングレギュレータ方式の電源装置において、ACの主電源入力路を開閉する第1のスイッチ手段 K_1 と、前記第1のスイッチ手段と直列に設けられ、電源投入時のAC突入電流を制限するための電流制限抵抗 R_1 と、前記電流制限抵抗と並列に設けられ、主電源投入から第1の所定時間 t_a の経過後に閉成されて前記電流制限抵抗回路をバイパスする第2のスイッチ手段 K_2 と、AC入力に係る電流値を検出すると共に、主電源投入から第2の所定時間 t_b の経過時における前記検出電流値が第1の所定閾値 TH_1 を越えていることにより第1のスイッチ手段 K_1 を開放する制御手段1とを備えるものである。

【0012】図1(B)に電源投入時のAC入力電流 i (報落選)の推移を示す。特性①は電源回路が正常な場合を示しており、この場合の突入電流 i は平滑回路へのチャージが進むにつれて速やかに減少すると共に、第2の所定時間 t_b までには1次側回路におけるロス分を補う程度の略一定の小さな電流値にまで減少しており、この状態は2次側回路のスイッチング制御が開始される時間 t_c まで続くと考えられる。

【0013】また特性②はスイッチング素子 Q_1 又は Q_2

2が短絡障害の場合を示しており、この場合は、平滑化回路と並列に、障害素子 Q_1 又は Q_2 を介してトランス T_0 の1次側コイル(電流変化遅延素子)が接続される結果、比較的大きな突入電流 i が通常(特性①)の場合よりも長い時間1次側回路に流れ続けることとなる。

【0014】特性③はスイッチング素子 Q_1 、 Q_2 が共に短絡障害の場合を示しており、この場合は電源投入当初から大きな突入電流 i が流れ続ける。従って、特性①の場合は正常であり、それ以外(特性②、特性③等)の場合は異常と判断できる。

【0015】そこで、本発明(1)においては、第1の所定閾値 TH_1 と第2の所定時間 t_b とを例えば図示の如く定め、制御手段1は、AC入力に係る電流値を検出すると共に、主電源投入から第2の所定時間 t_b の経過時における前記検出電流値が第1の所定閾値 TH_1 を越えていることにより第1のスイッチ手段 K_1 を開放するものである。従って、スイッチングレギュレータの1次側回路における異常をその電源投入時に的確に検出して速やかに主電源回路を遮断可能となる。

【0016】なお、AC入力に係る電流値 i は図示の如く整流前に検出しても又は整流後に検出しても良い。また図1は $t_a > t_b$ の場合を示したが、第2のスイッチ手段 K_2 を早めに接続する装置では $t_a < t_b$ の関係となっても良いことは明らかである。

【0017】好ましくは本発明(2)においては、上記本発明(1)において、制御手段1は、電流制限抵抗 R_1 に流れる電流値を検出すると共に、主電源投入から第1の所定時間 t_a の経過後における前記検出電流値が第2の所定閾値 TH_2 を超えていることにより第1のスイッチ手段を開放する。

【0018】ところで上記本発明(1)によれば、第2のスイッチ手段 K_2 は主電源投入から第1の所定時間 t_a の経過後に閉成制御される結果、この第2のスイッチ手段 K が正常に動作(閉成)する限りにおいては、その後の電流制限抵抗 R_1 に流れる電流 i は略0となるはずである。しかし、第2のスイッチ手段 K が正常に閉成されないと、その後も電流制限抵抗 R_1 を介して電流が流れ続ける結果、電力の浪費となるばかりか、最悪の場合は電流制限抵抗 R_1 が焼き切れてしまう。

【0019】そこで、本発明(2)においては、制御手段1は、電流制限抵抗 R_1 に流れる電流値を検出すると共に、主電源投入から第1の所定時間 t_a の経過後における前記検出電流値が第2の所定閾値 TH_2 を超えていることにより第1のスイッチ手段 K_1 を開放する。従って、電源投入時の異常を的確に検出して速やかに主電源回路を遮断可能となる。

【0020】また本発明(3)のX線CT装置は、被検体を挟んで相対向するX線管及びX線検出器を備え、該X線検出器から収集した被検体の投影データに基づき該被検体のCT断層像を再構成するX線CT装置におい

10

20

30

40

50

て、X線管に高圧給電するための請求項 1 又は 2 に記載の電源装置と、X線 CT 装置の電源 ON/OFF 操作を行うためのコンソールであって、前記電源装置から第 1 のスイッチ手段 K 1 を開放制御した旨及び又はその原因となった異常検出信号を通知されて対応する表示を行う表示手段を備えるものである。

【0021】従って、電源部における爆発音の発生を未然に防ぎ、オペレータや被検者に与える不安を回避できる。またオペレータは電源障害の発生及び又は障害の原因を速やかに知ることができ、これに適正に対処できる。

【0022】

【発明の実施の形態】以下、添付図面に従って本発明に好適なる実施の形態を詳細に説明する。なお、全図を通して同一符号は同一又は相当部分を示すものとする。

【0023】図 2 は実施の形態による X線 CT 装置の要部構成図で、X線管の高圧給電用に本発明に係る電源装置を備える場合を示している。図において、10 はユーザが操作する操作コンソール部、20 は被検体 100 を載せて体軸方向に移動させる撮影テーブル、30 は X線ファンビームにより被検体のアキシャル (Axial) /ヘリカル (Herical) スキャン・読取を行う走査ガントリである。

【0024】走査ガントリ 30 において、40 は回転陽極型の X線管、41 は X線管 40 の管電圧 kV 、管電流 mA 、曝射時間 Sec 等を制御する X線制御部、42 は X線管 40 の回転陽極に高圧給電するための電源装置、50 は X線の体軸方向の曝射範囲を制限するコリメータ、51 はコリメータ制御部、70 は多数 ($n=100$ 程度) の X線検出器が円弧状の一群又は複数列に配列されている X線検出器アレイ (XDA)、80 は X線検出器アレイの検出データ (投影データ) を収集するデータ収集部 (DAS)、60 は走査ガントリ 30 を被検体体軸の回りに回転させる回転制御部である。

【0025】操作コンソール部 10 において、11 は X線 CT 装置の主制御・処理 (スキャン計画処理、スキャン制御、CT 断層像再構成処理等) を行う中央処理装置、11a はその CPU、11b は CPU 11a が使用する主メモリ (MEM)、12 はキーボードやマウス等を含む入力装置、13 はスキャン計画画面やスキャン結果の CT 断層像等を表示するための表示装置 (CRT)、14 は CPU 11a と走査ガントリ 30 や撮影テーブル 20 との間で各種制御信号 C (電源装置 42 に対する電源 ON/OFF 信号 PWRON を含む) や各種モニタ信号 SD (電源装置 42 からの異常検出信号 MFD を含む) のやり取りを行う制御インタフェース、15 はデータ収集部 80 からの投影データを蓄積するデータ収集バッファ、16 は X線 CT 装置の運用に必要な各種データやアプリケーションプログラム等を記憶している二次記憶装置 (ディスク等)、17 は CPU 11a の共通

バスである。

【0026】係る構成により、X線管 40 からのファンビームは被検体 100 を介して X線検出器アレイ 70 に一斉に入射する。データ収集部 80 は X線検出器アレイ 70 の検出データ (投影データ) を走査・収集してデータ収集バッファ 15 に格納する。更に走査ガントリ 30 が僅かに回転した各ビューで上記同様の投影を行い、こうして走査ガントリ 1 回転分の投影データを収集・蓄積すると共に、アキシャル/ヘリカルスキャン方式に従って撮影テーブル 20 を体軸方向に間欠的/連続的に移動させ、こうして被検体 100 の所要撮像領域についての全投影データを収集・蓄積する。そして、CPU 11a は得られた全投影データに基づき被検体 100 の CT 断層像を再構成し、表示装置 13 に表示する。

【0027】また、操作コンソール 10 における不図示の電源投入ボタン操作に従い電源装置 42 の電源 ON/OFF 制御を行うと共に、電源装置 42 において何らかの異常 (障害) が検出された場合はその旨の情報を表示装置 13 又はコンソールパネルに設けられた表示ランプ (LED 等) に表示する。以下、本実施の形態による電源装置 42 を詳細に説明する。

【0028】図 3 は実施の形態による電源装置の構成を示す図で、図において、CS は電流センサ、43 は AC 入力に係る電流を検出する電流検出部、44 は AC 入力に係る電流の異常を検出する異常検出部、45 は主電源の投入・解除制御を行う電源制御部である。その他の構成については、上記図 7 で述べたものと同様でよい。以下、係る構成による電源投入時の正常な動作を説明する。挿入図 (a) に電源投入時の正常な場合における電流 i (但し、図は AC 入力電流 i の包絡線を示す) の遷移を示す。

【0029】異常検出部 44 は、その初期状態では異常を検出していないことにより異常検出信号 MFD1、MFD2 は共に LOW レベル「=0」であり、よって NOR ゲート回路 NO1 の出力は HIGH レベル「=1」である。この状態で電源投入信号 PWRON=1 になると、AND ゲート回路 A1 を満足してリレー RL1 がピクシ、主電源スイッチ K1 が閉成する。この時点ではバイパススイッチ K2 が開放されているため、AC 入力電流 i は電流制限抵抗 R1 を介してダイオードブリッジ D0 で整流され、1 次側コンデンサ C0~C2 を速やかにチャージする。このとき大きな突入電流 i が流れようとするが、電流制限抵抗 R1 の存在によりそのピーク電流は $V_m/R1$ に制限され、こうして 1 次側回路のソフトスタートが行われる。

【0030】更に、上記電源投入後、所定時間 t_b を経過すると、タイマ TMb がタイムアウトし、スイッチング素子 Q1、Q2 等の異常を検出するための検出インエーブル信号 DEG1 が所定時間の間付勢される。また上記電源投入後、所定時間 t_a を経過すると、タイマ TMa

10

20

30

40

50

がタイムアウトし、その出力信号によりリレーRL2をピックアップしてバイパススイッチK2を閉成すると共に、該信号を遅延回路DL1で遅延することによりバイパススイッチK2の動作異常を検出するための検出イネーブル信号DEG2を生成する。これらの信号DEG1、DEG2は異常検出部44に加えられるが、この例では電源回路に異常が無いため、以下、電源投入シーケンスが正常に進む。

【0031】図4は実施の形態による電流検出部の構成例を示す図で、図4(A)はAC入力電流iの任意経路に小抵抗Rを直列に挿入し、その電圧降下を差動増幅器DFAで検出・増幅し、対応する電圧信号Diを出力する場合を示している。図4(B)は電流制限抵抗R1における電圧降下を差動増幅器DFAで検出・増幅し、対応する電圧信号Diを出力する場合を示している。図4(C)はAC入力電流iの経路に電流センサ(ピックアップ用コイル)CSを配置し、電流磁界により誘起された電圧を差動増幅器DFAで検出・増幅し、対応する電圧信号Diを出力する場合を示している。

【0032】図5、図6は実施の形態による異常検出部を説明する図(1)、(2)で、図5(A)はスイッチング素子Q1、Q2等の異常を検出するための異常検出部44Aの構成を示している。また図5(B)にその動作タイミングチャートを示す。例えば抵抗分圧回路Ra、Rbにより閾値電圧TH1を生成する。コンパレータCMP1は電流検出部43の検出信号Diと閾値TH1とを比較することにより、 $Di > TH1$ の場合はその出力にHIGHレベルを出力する。AC入力電流iは交流であるためにその検出信号Di($=v_{ac}$)も交流であり、よって $Di > TH1$ の場合はコンパレータCMP1の出力から1又は2以上のパルス信号が得られる。

【0033】カウンタCTR1は、パワーオンリセット信号PWRによりリセットされると共に、検出イネーブル信号DEG1=1の区間における前記パルス信号をカウントしており、出力のカウント数が所定数になると異常検出信号MFD1=1(異常)を出力する。また、この異常検出信号MFD1=1によりANDゲート回路A2の入力が消勢され、これにより異常検出信号MFD1=1の状態が保持される。カウンタCTR1を設けた理由は、ノイズ等により誤って異常信号MFD1=1が検出されてしまわないためであり、他にも様々な構成を採用し得る。

【0034】図5(B)において、電源回路が正常①の場合はDEG1=1の区間にパルス信号は発生せず、よって異常信号MFD1=1は検出されない。またスイッチング素子Q1又はQ2が短絡障害又はこれらの駆動制御回路がON制御異常の場合はAC入力電流は特性②の如く推移し、よってDEG1=1の区間に1又は2以上のパルス信号が発生する。従って、異常信号MFD1=1が検出される。またスイッチング素子Q1及びQ2が

短絡障害又はこれらの駆動制御回路がON制御異常の場合はAC入力電流は特性③の如く推移し、よってDEG1=1の区間に1又は2以上のパルス信号が発生する。従って、異常信号MFD1=1が検出される。

【0035】なお、上記正常特性①と異常特性②、③との間にも様々な異常状態を表す特性が存在し得るが、閾値TH1のレベルと検出イネーブル信号DEG1の発生タイミング及びそのゲート信号幅を適当に選ぶことにより様々な異常状態を適正に検出できる。

【0036】図6(A)はバイパススイッチK2の動作異常を検出するための異常検出部44Bの構成を示している。また図6(B)にその動作タイミングチャートを示す。なお、この例の電流検出部43は電流制限抵抗R1における電圧降下を検出しているものとする。

【0037】例えば抵抗分圧回路Rc、Rdにより閾値電圧TH2を生成する。コンパレータCMP2は電流検出部43の検出信号Diと閾値TH2とを比較することにより、 $Di > TH2$ の場合はその出力に1又は2以上のパルス信号を出力する。カウンタCTR2は、パワーオンリセット信号PWRによりリセットされると共に、検出イネーブル信号DEG2=1の区間における前記パルス信号をカウントしており、出力のカウント数が所定数になるとバイパススイッチK2の異常検出信号MFD2=1(異常)を出力する。また、この異常検出信号MFD2=1によりANDゲート回路A3の入力が消勢され、これにより異常検出信号MFD2=1の状態が保持される。

【0038】図6(B)において、通常であればタイミングta以降は電流制限抵抗R1の経路がバイパススイッチK2によりバイパスされるため、電流制限抵抗R1における電圧降下は略0のはずである。これを正常特性④で示す。しかし、リレーRL2又はその制御回路等の異常によりバイパススイッチK2が閉成されない場合は、異常特性⑤に示す如く、その後も電流制限抵抗R1にAC入力電流iが流れ続け、これにより検出イネーブル信号DEG2=1の区間では $Di > TH2$ によりパルス信号が生成される。そして、カウンタ出力のカウント数が所定数になるとバイパススイッチK2の異常検出信号MFD2=1(異常)を出力する。

【0039】なお、上記本発明に好適なる実施の形態を述べたが、本発明思想を逸脱しない範囲内で各部の構成、制御、及びこれらの組合せの様々な変更が行えることは言うまでも無い。

【0040】

【発明の効果】以上述べた如く本発明によれば、スイッチングレギュレータの1次側回路における異常をその電源投入時に的確に検出して速やかに主電源回路を遮断可能であると共に、1次側回路素子に過大な電流が流れることによる障害の拡大を有効に回避できる。またこの電源装置を備えるX線CT装置等を安全に運用できる。

【図面の簡単な説明】

【図1】本発明の原理を説明する図である。

【図2】実施の形態によるX線CT装置の要部構成図である。

【図3】実施の形態による電源装置の構成を示す図である。

【図4】実施の形態による電流検出部の構成例を示す図である。

【図5】実施の形態による異常検出部を説明する図(1)である。

【図6】実施の形態による異常検出部を説明する図(2)である。

【図7】従来の電源装置を説明する図である。

【符号の説明】

40 X線管
41 X線制御部
42 電源装置
43 電流検出部
44 異常検出部

* 45 電源制御部

C0 平滑用コンデンサ(1次側タンクコンデンサ)

C1, C2 電圧分割用コンデンサ

C3 平滑用コンデンサ

CB サーキットブレーカ

D0 ダイオードブリッジ

D1, D2 整流用ダイオード

DL1 遅延回路

FU ヒューズ

10 K1 主電源スイッチ(リレー接点)

K2 バイパススイッチ(リレー接点)

L1 チョークコイル

Q1, Q2 スwitching素子

T0 昇圧トランス

TMa, TMb タイマ

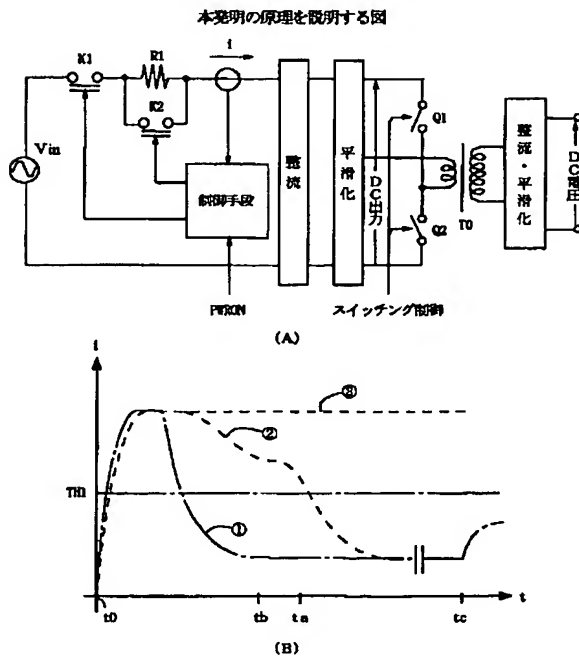
R1 電流制限抵抗

RL1, RL2 リレー

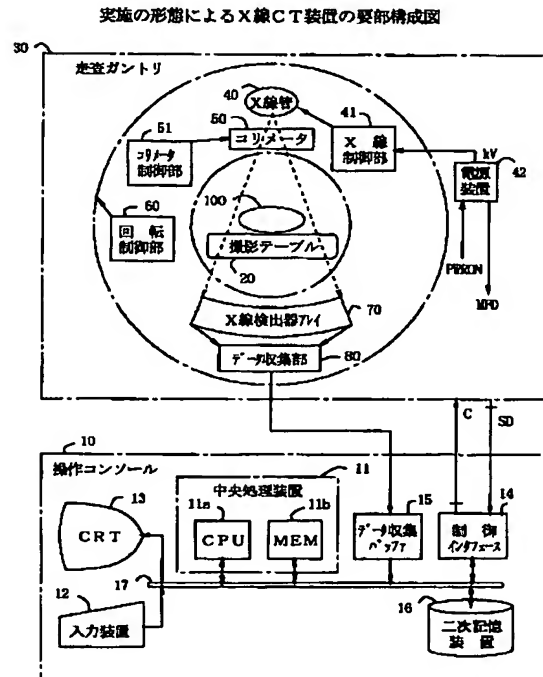
Vin AC電源

*

【図1】

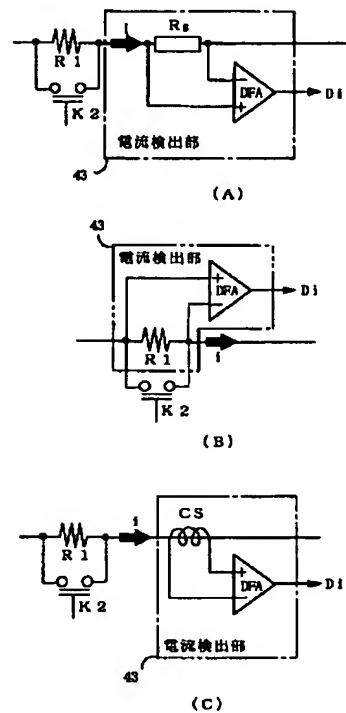


【図2】

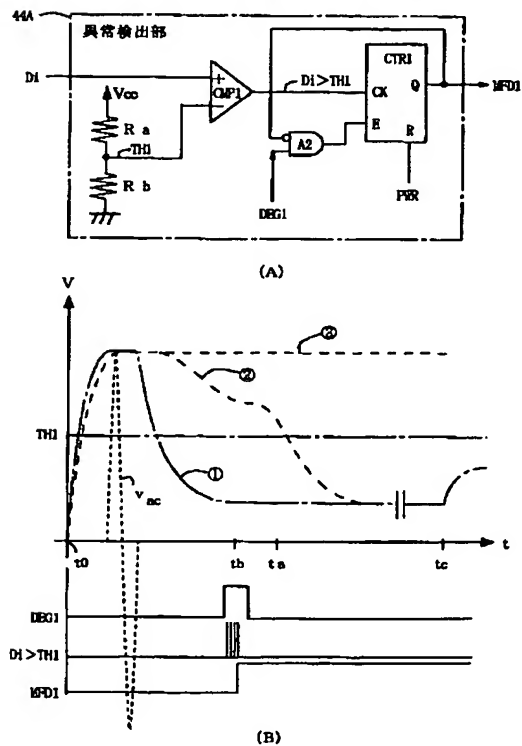


【図 4】

実施の形態による電流検出部の構成例を示す図



実施の形態による異常検出部を説明する図（１）



実施の形態による異常検出部を説明する図（２）



従来の電源装置を説明する図



フロントページの続き

(72)発明者 有山 直城
東京都日野市旭が丘4丁目7番地の127
ジーイー横河メディカルシステム株式会社
内

F ターム(参考) 4C092 AA01 AB16 AB19 AC01 BB02
BB34 CC05 CE11 EE04
4C093 AA22 BA03 CA38 EA02 FA59
FB11 FG07
5H730 AS16 BB26 CC01 DD03 EE03
EE08 FD41 XC09 XX04 XX09
XX15 XX22 XX35 XX42